



انجمن سیستم‌های هوشمند ایران
Intelligent Systems Scientific Society of Iran

یازدهمین کنفرانس سیستم‌های هوشمند ایران

۱۰۹۹ اسفند ۱۳۹۱

(ICIS2013)

11th Iranian Conference on Intelligent Systems

February 27th & 28th, 2013



دانشگاه خوارزمی

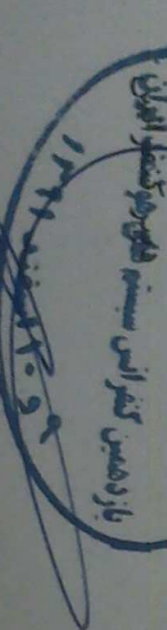
کتابی می شود مقاله:

” پیاده سازی و طراحی معماری سخت افزاری برای آشکار سازی گوشه به روش هریس و سنتز آن
توسط: حسن توکلی، علیرضا بهراد و محسن عزیز آبادی

در بازو، همین کنفرانس سیستم‌های هوشمند ایران ارائه کرده.
موفقیت روز افزون نویسندگان مقاله را در میسر دهم و فناوری از خداوند متعال خواستاریم.

دانشگاه خوارزمی
دکتر جمشید نجیب‌زاده

یازدهمین کنفرانس سیستم‌های هوشمند ایران



پیاده سازی و طراحی معماری سخت افزاری برای آشکارسازی گوشه به روش هریس و سنتز آن

حسن توکلی^۱، علیرضا بهراد^۲ و محسن عزیز ابادی^۳

^۱دانشگاه شاهد، h.tavakoli@shahed.ac.ir

^۲دانشگاه شاهد، behrad@shahed.ac.ir

^۳دانشگاه شاهد، m.azizabadi@shahed.ac.ir

چکیده - امروزه علم پردازش تصویر و ویدئو و تکنیک‌های آن در عرصه‌های مختلفی از عرصه‌های فنی گرفته تا اجتماعی کاربردهای ویژه‌ای پیدا کرده است. حجم داده‌های تصویر و ویدئو بالا بوده و به تبع آن حجم عملیات محاسباتی نیز معمولاً زیاد است. بنابراین سرعت پردازش اطلاعات یک تصویر همیشه به عنوان یک پارامتر مهم در طراحی سیستم‌های پردازش تصویر مد نظر بوده است. از این رو استفاده از تکنولوژی‌ها و معماری‌های سخت افزاری و مخصوصاً استفاده از FPGAها در پیاده‌سازی الگوریتم‌های پردازش تصویر اجتناب‌ناپذیر می‌باشد. گوشه‌یابی، از جمله یکی از الگوریتم‌های مهم پردازشی در کاربردهایی مثل ردیابی و تطبیق ویژگی و بینایی استریو می‌باشد. در این مقاله یک معماری سخت افزاری جدید برای گوشه‌یابی هریس (Harris) معرفی شده و طراحی گام به گام و پیاده‌سازی سخت افزاری و سنتز الگوریتم گوشه‌یابی تشریح می‌شود. به منظور نشان دادن عملکرد الگوریتم ارائه شده نتایج پیاده‌سازی سخت افزاری با نتایج شبیه‌سازی نرم افزاری در محیط متلب مقایسه شده‌اند.

کلید واژه- پیاده سازی و سنتز سخت افزاری، طراحی معماری سخت افزاری، فیلتر گوسی، گوشه‌یاب هریس

بدلیل خاص منظوره بودن دارای سرعت زیاد تری هستند.

روش‌های مختلفی برای پیاده‌سازی الگوریتم‌های مختلف پردازش تصویر به صورت سخت‌افزاری پیشنهاد شده است، از جمله این روش‌ها می‌توان به پیاده‌سازی سخت افزاری الگوریتم‌های فیلتر اشاره کرد. علاوه بر این در مقالات متعدد [۲-۴] [کردن تصویر ، [۵] [دیگری از جمله در مورد پیاده‌سازی تبدیل فوری دو بعدی و فشرده سازی تصویر و [۶-۱۰] [ردیابی و آشکارسازی اشیاء گزارش شده است. [۱۳] [و ردیابی ستاره [۱۱-۱۲] [ویدئو گوشه یاب‌ها یکی از پرکاربردترین الگوریتم‌های پردازش تصویر و ویدئو بوده که در کاربردهای متعدد بی‌درنگی مانند ردیابی اهداف و تطبیق تصاویر کاربرد دارد.

در این مقاله روش جدیدی برای پیاده سازی گوشه یاب هریس و طراحی معماری سخت افزاری آن پیشنهاد شده است. این مقاله در چند بخش ارائه می‌شود: در بخش ۲ الگوریتم گوشه یاب هریس به صورت مختصر شرح داده می‌شوند، در بخش ۳ معماری سخت‌افزاری ارائه شده برای پیاده سازی گوشه‌یاب هریس بررسی می‌شوند. بخش ۴ نتایج پیاده‌سازی‌ها را شامل

۱- مقدمه

عموماً برای طراحی و پیاده‌سازی سخت‌افزاری دو نوع تکنولوژی وجود دارد: ۱- تکنولوژی‌های پیاده‌سازی سخت‌افزاری تمام-شخصی (Full custom) که به عنوان مدارهای مجتمع خاص منظوره (ASIC) نیز شناخته می‌شوند و ۲- ادوات سخت‌افزاری نیمه شخصی (Semi custom) که پردازنده‌های سیگنال دیجیتال (DSP) و FPGA جز این دسته می‌باشند [۱]. پردازنده‌های DSP به دلیل عملکرد میکروپروسسوری به صورت یک CPU خاص منظوره و قابل پیکربندی مجدد عمل کرده و عملیات پردازشی را به صورت سریال انجام می‌دهد. بنابراین انجام عملیات پردازش تصویر به صورت موازی با یک DSP امکان پذیر نبوده و باید از چند DSP برای موازی‌سازی استفاده نمود. قابلیت استفاده از تکنولوژی‌های موازی‌سازی و خطلوله‌ای باعث افزایش بسیار زیاد سرعت پردازش در سخت‌افزارهای مبتنی بر FPGA و ASIC نسبت به DSP می‌شود. قابلیت پیکربندی مجدد FPGAها مورد توجه است ولی ادوات ASIC